

①

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-218109

(P2003-218109A)

(43) 公開日 平成15年7月31日 (2003.7.31)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 21/3205

識別記号

F I

H 0 1 L 21/88

テマコード (参考)

M 5 F 0 3 3

審査請求 有 請求項の数20 OL (全 10 頁)

(21) 出願番号 特願2003-3569 (P2003-3569)

(22) 出願日 平成15年1月9日 (2003.1.9)

(31) 優先権主張番号 10/053288

(32) 優先日 平成14年1月17日 (2002.1.17)

(33) 優先権主張国 米国 (US)

(71) 出願人 390009531

インターナショナル・ビジネス・マシー  
ズ・コーポレーションINTERNATIONAL BUSIN  
ESS MASCHINES CORPO  
RATIONアメリカ合衆国10504、ニューヨーク州  
アーモンク ニュー オーチャード ロー  
ド

(74) 代理人 100086243

弁理士 坂口 博 (外2名)

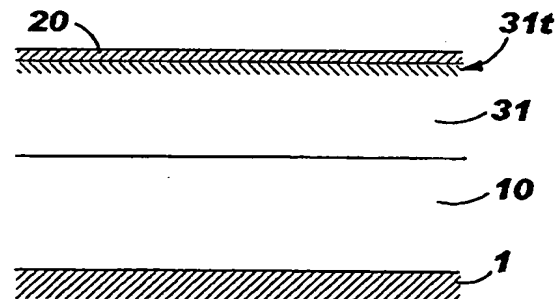
最終頁に続く

(54) 【発明の名称】 犠牲ハードマスクを用いて金属パターンを形成する方法

(57) 【要約】

【課題】 低誘電率基板に金属パターンを形成する方法を提供する。

【解決手段】 低K下部ハードマスク層31と上部ハードマスク層20とを含むハードマスクを準備する。上部ハードマスク層20は約200Åの厚さを有する犠牲層であり、好ましくは高融点ナイトライドで形成される。この犠牲層は後続のCMP金属除去プロセスにおいて停止層として機能する。レジスト層を用いてパターンニングを実行する。ハードマスクに保護層31tを形成することにより、あるいは非酸化レジスト・ストリップ・プロセスを用いることにより、下部ハードマスク層31に対する酸化ダメージを回避する。



## 【特許請求の範囲】

【請求項 1】金属パターンを基板に形成する方法であつて、  
前記基板上に約 4.5 より低い誘電率を有する下部ハードマスク層を付着する工程と、  
前記下部ハードマスク層の上に中間ハードマスク層を付着する工程と、  
前記中間ハードマスク層の上に約 200 Å より薄い厚さを有する上部ハードマスク層を付着する工程と、  
第一のパターンに従って前記上部ハードマスク層に第一の開口部を形成し、それによって前記中間ハードマスク層の一部を露出させる工程と、  
第二のパターンに従って前記中間ハードマスク層の前記露出部分に第二の開口部を形成し、対応する開口部を前記下部ハードマスク層に形成し、それによって前記基板の一部を露出させる工程と、  
前記基板に開口部を形成する工程と、  
前記基板の開口部に金属を付着する工程と、  
前記上部ハードマスク層を除去する工程とを含む方法。

【請求項 2】前記上部ハードマスク層は、高融点金属、高融点金属ナイトライド、高融点金属合金、ドーブトアモルファスシリコンおよびドーブトシリコンより構成されるグループから選択された材料より成る請求項 1 に記載の方法。

【請求項 3】前記中間ハードマスク層は、 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{SiON}$  および  $\text{SiOF}$  より構成されるグループから選択された材料より成る請求項 1 に記載の方法。

【請求項 4】前記下部ハードマスク層は、 $\text{SiC:H}$ 、 $\text{SiCOH}$ 、 $\text{SiCNH}$ 、カーボンドーブトオキシド、オルガノシリケートガラス、シリコンオキシカーバイド、アモルファス水素化シリコンカーバイドおよびアモルファス水素化シリコンカーバイド/ナイトライドより構成されるグループから選択された材料より成る請求項 1 に記載の方法。

【請求項 5】前記金属を付着する工程は、前記上部ハードマスク層の上に過剰な金属を付着する工程をさらに含み、

前記上部ハードマスク層の研磨速度を前記金属の研磨速度より遅くして、化学機械研磨 (CMP) プロセスで前記金属を研磨することによって前記過剰な金属を除去する工程をさらに含む請求項 1 に記載の方法。

【請求項 6】前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、  
前記中間ハードマスク層は前記レジスト層の除去の際の酸化から前記下部ハードマスク層を保護する請求項 1 に記載の方法。

【請求項 7】約 4 より低い誘電率を有する基板に金属パターンを形成する方法であつて、

前記基板の上に約 4.5 より低い誘電率を有する下部ハードマスク層を付着する工程と、  
前記下部ハードマスク層の上部表面に隣接する下部ハードマスク層の領域に保護層を形成する工程と、  
前記下部ハードマスク層の上に約 200 Å より薄い厚さを有する上部ハードマスク層を付着する工程と、  
第一のパターンに従って前記上部ハードマスク層に第一の開口部を形成し、それによって前記下部ハードマスク層の一部を露出させる工程と、  
第二のパターンに従って前記下部ハードマスク層の前記露出部分に第二の開口部を形成し、それによって前記基板の一部を露出させる工程と、  
前記基板上に開口部を形成する工程と、  
前記基板の開口部に金属を付着する工程と、  
前記上部ハードマスク層を除去する工程とを含む方法。

【請求項 8】前記上部ハードマスク層の材料は、高融点金属、高融点金属ナイトライド、高融点金属合金、ドーブトアモルファスシリコンおよびドーブトシリコンより構成されるグループから選択される請求項 7 に記載の方法。

【請求項 9】前記下部ハードマスク層は、 $\text{SiC:H}$ 、 $\text{SiCOH}$ 、 $\text{SiCNH}$ 、カーボンドーブトオキシド、オルガノシリケートガラス、シリコンオキシカーバイド、アモルファス水素化シリコンカーバイドおよびアモルファス水素化シリコンカーバイド/ナイトライドより構成されるグループから選択される材料より成る請求項 7 に記載の方法。

【請求項 10】前記金属を付着する工程は、前記上部ハードマスク層の上に過剰な金属を付着する工程をさらに含み、

前記上部ハードマスク層の研磨速度を前記金属の研磨速度より遅くして、化学機械研磨 (CMP) プロセスで前記金属を研磨することによって前記過剰な金属を除去する工程をさらに含む請求項 7 に記載の方法。

【請求項 11】前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、

前記保護層を形成する工程は、前記下部ハードマスク層をプラズマにさらし、それによって前記領域に、前記レジスト層の除去の際の酸化から前記下部ハードマスク層を保護する保護ナイトライド層を形成する工程を含む請求項 7 に記載の方法。

【請求項 12】前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、

前記保護層を形成する工程は、前記領域において前記下部ハードマスク層を高密度化するプラズマに前記下部ハードマスク層をさらす工程を含み、前記保護層が前記レ

ジスト層の除去の際の酸化から前記下部ハードマスク層を保護する請求項 7 に記載の方法。

【請求項 13】前記下部ハードマスク層の上部表面に隣接する領域において前記下部ハードマスク層の材料の密度が増加するという条件のもとで前記下部ハードマスク層を付着する請求項 7 に記載の方法。

【請求項 14】前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、

前記レジスト層は非酸化レジスト・ストリップ・プロセスで除去される請求項 7 に記載の方法。

【請求項 15】前記保護層は約 100 Å の厚さを有する請求項 7 に記載の方法。

【請求項 16】約 4 より低い誘電率を有する基板に金属パターンを形成する方法であって、

前記基板上に約 4.5 より低い誘電率を有する下部ハードマスク層を付着する工程と、

前記下部ハードマスク層の上に約 200 Å より薄い厚さを有する上部ハードマスク層を付着する工程と、

第一のパターンに従って前記上部ハードマスク層に第一の開口部を形成し、それによって前記下部ハードマスク層の一部を露出させる工程と、

第二のパターンに従って前記下部ハードマスク層の前記露出部分に第二の開口部を形成し、それによって前記基板の一部を露出させる工程と、

前記基板に開口部を形成する工程と、

前記基板の開口部に金属を付着する工程と、

前記上部ハードマスク層を除去する工程とを含み、

前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程をさらに含み、

前記レジスト層は非酸化レジスト・ストリップ・プロセスで除去される方法。

【請求項 17】前記上部ハードマスク層の材料は、高融点金属、高融点金属ナイトライド、高融点金属合金、ドーブトアモルファスシリコンおよびドーブトシリコンより構成されるグループから選択される請求項 16 に記載の方法。

【請求項 18】前記下部ハードマスク層は、SiC、H、SiCOH、SiCNH、カーボンドーブトオキシド、オルガノシリケートガラス、シリコンオキシカーバイド、アモルファス水素化シリコンカーバイドおよびアモルファス水素化シリコンカーバイド/ナイトライドより構成されるグループから選択される材料より成る請求項 16 に記載の方法。

【請求項 19】前記金属を付着する工程は、前記上部ハードマスク層の上に過剰な金属を付着する工程をさらに含み、

前記上部ハードマスク層の研磨速度を前記金属の研磨速度より遅くして、化学機械研磨 (CMP) プロセスで前記金属を研磨することによって前記過剰な金属を除去する工程をさらに含む請求項 16 に記載の方法。

【請求項 20】前記レジスト・ストリップ・プロセスは、還元剤を用いるプラズマ・プロセスである請求項 16 に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体プロセスに関し、特に、デュアル・ダマシンプロセスにおける配線作製のためのディープ・サブミクロン・リソグラフィの限界寸法制御 (critical dimension control) に関する。

【0002】この出願は、2000年4月17日に出願され、本出願と同一の譲受人に譲渡された“配線構造を作製する保護ハードマスク”と称される米国特許出願 09/550,943 に関連する。そして、この関連出願の開示が明細書の内容として引用される。

【0003】

【従来の技術】多層配線構造を備えるデバイスは半導体産業において周知である。デュアル・ダマシンプロセスが、このような構造の製造に成功した方法であることが証明されている。このプロセスは、一般的には、金属配線をレベル間誘電体 (ILD) 層に埋め込む工程と、ILD 内に形成されたバイア・ホールをメタライズ (metallize) することによって金属層を接続する工程とを含む。全体的なデバイスの電気的性能を向上させるためには、ILD が低誘電率 ( $K < 4$ ) を有することが極めて望ましい。加えて、極微細ピッチ ( $< 300 \text{ nm}$ ) のデバイスにおいては、配線とバイア・ホールとを、約 100 nm の限界寸法でILDへエッチングしなければならない。これは、一般的には、ハードマスクを用いてエッチングを行うということを必要とする。さらに、ILD 上に残存するハードマスクの一部が、ILD にダメージを与え得るマスク除去プロセスを避けることが多くの場合望ましい。この層は“残留ハードマスク (residual hardmask)”あるいは“永久ハードマスク (permanent hardmask)”と呼ばれることもある。したがって、低KのILDと接触しているハードマスク層もまた、低誘電率を有する必要がある。

【0004】ILDに配線およびバイアを形成するための典型的なハードマスクを図1に概略的に示す。ILD 10を(図示しない)下側のレベルを覆うバリア層1の上に配置する。ILDは、一般的には、有機ポリアリレンエーテル熱硬化性誘電体 (organic polyarylene ether thermoset dielectric) もしくは同種の材料のようなポリマで形成される。ハードマスクは、3つの層11~13を含む。永久ハードマスク層11は、低K材料 ( $K < 4.5$ ) で形成される。このような材料の例として

は、(Si, C, OおよびHを含有する) SiCOH, SiC, SiC:H, および(CおよびHを含有する) アモルファスSiのようなオルガノシリケート (organo silicate) が挙げられる。層11は、典型的には窒化シリコンである層12によって覆われ、層11と層12の厚さは、それぞれ約500Åと約350Åである。層13は、典型的には二酸化シリコンであり、約1500Åの厚さを有する。金属配線用パターンを層13へ転写し(“配線レベル (line-level)”・リソグラフィ)、図2に示されるようにマスク内に露出領域2を形成させる。さらなるプロセスは、図3に示されるように、レジストの層14を付着し、この層14をパターンニングしてバイア開口部4を定める(“バイアレベル (via-level)”・リソグラフィ)工程を含む。これは、層13をパターンニングすることによって導入されたトポグラフィの上でレジスト14を少なくとも部分的に平坦化するという必要とする。層13は、また、小平面の形成(すなわち、小平面3の形成)を免れず、これは限界寸法制御のロスを引き起こす。プラズマ・ポリマのその上への付着によって生じる配線縁部の粗化により、パターン転写の忠実度もまた低下する。

【0005】さらに、図4に示されるように、後続のプロセスにおいて、エッチングされた配線とバイア開口部とを、(多くの場合ライナ15と共に)金属16で過充てんし、典型的には化学機械研磨(CMP)によって過剰な金属を除去する必要がある。金属16とライナ材料15とをほぼ同じ速度でCMPによって除去する場合(例えば、金属16が銅でありライナ15がタングステンである場合)には、残存するハードマスクは研磨停止層の機能も果たす必要がある。窒化シリコンの薄い層12は、CMP停止層として有効ではないであろう。

【0006】

【発明が解決しようとする課題】ハードマスク構造が、低誘電率の利点を保持しながら極めて高い忠実度のパターン転写を備えるプロセスを可能にするとともに有効なCMP停止層を有する改良されたデュアル・ダマシ・プロセスの必要性が存在する。

【0007】

【課題を解決するための手段】本発明は、上述した必要性を対象とするものであり、低K誘電体層の上側の酸化物層を少なくとも排除する犠牲ハードマスク層を含むハードマスク構造を用いるデュアル・ダマシ・プロセスを提供する。

【0008】本発明の第一の態様によれば、3つのハードマスク層(下部層、中間層、上部層)を低K基板の上に付着する方法が提供される。上部ハードマスク層は、約200Åより薄い厚さを有する。第一のパターンに従って第一の開口部を上部ハードマスク層に形成し、それによって中間ハードマスク層の一部を露出させる。第二のパターンに従って第二の開口部を中間ハードマスク層

の露出部分に形成し、対応する開口部を下部ハードマスク層に形成し、それによって基板の一部を露出させる。基板に開口部を形成し、そこに金属を付着する。過剰な金属をハードマスクの上に付着しその後除去してもよい。最後に、上部ハードマスク層を除去する。

【0009】上部ハードマスク層の材料は、高融点金属、高融点金属ナイトライド、高融点金属合金、あるいは導電性Siベース材料(ドーパドSiまたはドーパドアモルファスSiのような)とすることができ、好ましくは、TaNのような高融点金属ナイトライドである。中間ハードマスク層は好ましくはSiNである。過剰な金属をCMPによって除去してもよく、上部ハードマスク層は研磨される際に過剰な金属より遅い研磨速度を有する。

【0010】第一の開口部を形成するプロセスは、レジスト層を上部ハードマスク層の上に付着し、続いてそこからレジスト層を除去する工程を含んでもよく、中間ハードマスク層は、レジスト層の除去の際の酸化から下部ハードマスク層を保護するという事を留意されたい。

【0011】本発明の第二の態様によれば、下部ハードマスク層と上部ハードマスク層とを付着する方法が提供される。保護層を、下部ハードマスク層の上部表面と隣接する下部ハードマスク層の領域に形成する。この保護層は、レジスト除去が行われる際の酸化から下部ハードマスク層を保護する。上部表面領域に保護ナイトライド層を形成するかまたは、上部表面領域において下部ハードマスク層を高密度化するプラズマ処理に下部ハードマスク層をさらすことによって保護層を形成してもよい。保護層は約100Åの厚さを有する。

【0012】本発明の他の態様によれば、下部ハードマスク層と上部ハードマスク層とを基板上に付着する方法が提供される。第一のパターンに従って第一の開口部を上部ハードマスク層に形成し、それによって下部ハードマスク層の一部を露出させる。このプロセスは、レジスト層を上部ハードマスク層の上に付着し、続いてそこからレジスト層を除去する工程を含む。レジスト層を非酸化レジスト・ストリップ・プロセスで除去し、下部ハードマスク層の酸化を回避する。特に、還元剤(reducing chemistry)を用いるプラズマ・レジスト・ストリップ・プロセスでレジストを除去してもよい。

【0013】上部ハードマスク層はCMP停止層としても機能し得る薄い犠牲層であるということ、そして(一般的には低K材料から成る)下部ハードマスク層に対する酸化ダメージが回避されるということに注目された。

【0014】

【発明の実施の形態】本発明のハードマスク構造は、低K誘電体ハードマスク層の上にあり、この層を保護する薄い(約100Å~約200Å)犠牲層を用いる。この犠牲層は、金属配線パターンをエッチングするために有

効なマスクであり、金属CMPプロセスにおいて有効な研磨停止層も提供する。

【0015】第一の実施の形態：3層ハードマスク

本実施の形態のハードマスクの構造を図5に示す。薄いハードマスク層20を、従来のハードマスクの酸化層13の代わりに用いる（図1を対比されたい）。そして、薄いハードマスク層20は、3層ハードマスク構造の最上（上部）層である。下にある残留ハードマスクは、層11と層12とを含む。中間層12は、一般的には、典型的なプロセス工程（例えば、レジスト・マスクを用いるエッチング、レジスト・ストリップ（resist strip）、湿式洗浄）の際に劣化しないという特性を有する誘電体材料から成る。この誘電体材料は、 $\text{SiO}_2$ 、 $\text{SiN}$ 、 $\text{SiON}$ 、 $\text{SiOF}$ 、あるいは当業者に周知の同種の材料とすることができる。底部（下部）層11は、一般的には、 $\text{SiC}$ 、 $\text{SiC:H}$ 、オルガノシリケート（例えば $\text{SiCOH}$ ）、 $\text{SiCNH}$ 、スピノンシルセスキオキサン（spin-on silsesquioxane）、カーボンドープトオキシド（carbon-doped oxide）、オルガノシリケートガラス、シリコンオキシカーバイド（silicon oxycarbide）、アモルファス水素化シリコンカーバイド（amorphous hydrogenated silicon carbide）、アモルファス水素化シリコンカーバイド/ナイトライド（amorphous hydrogenated silicon carbide/nitride）、あるいは同種の適切な材料のような低誘電率材料から成る。この層は様々な典型的なプロセス工程においてダメージを受け、したがって保護層（この場合には、誘電体層12）が必要とされるということが理解できる。特に、低K層11を、層20の付着の際およびレジスト・ストリップ・プロセスの際（例えばレジスト再構成の際）の酸化から保護する必要がある。

【0016】層20は、少なくとも（i）層20の付着が下側の層にダメージを与えない、特に、層10および11の望ましい電気的性質を変質させない、および（ii）層20の研磨速度が、CMPによって除去される過剰な金属に比べて遅いという条件で、金属、金属化合物もしくは金属合金、半導体、または誘電体とすることができる。層20は、好ましくは高融点金属（例えばTa、Ti、W）、高融点金属ナイトライド（例えばTaN、TiN、WN）、高融点金属合金（例えばTaSiN、TiSiN、WSiN、TiW）、導電性Siベース材料（ドープトSiまたはドープト・アモルファスSiのような）、あるいは所定の他の金属（例えばCu、Al、Ag）である。より好ましくは、層20は高融点金属ナイトライドで形成される。特に、150ÅのTaN層が層10および11の望ましい性質を維持しながら良好なパターン忠実度をもたらすということが確認されている。

【0017】この実施の形態において、ILD層10は、有機ポリアリレンエーテル熱硬化性誘電体で形成さ

れ、残留ハードマスク層11および12は、それぞれSiCおよびSiNである。そして、層20はTaNで形成される。層11および12は、化学蒸着法（CVD）によって形成されてもよく、またはプラズマCVDによって形成されてもよい。層11は、また、スピノン・プロセスで付着されてもよい。層20は、物理蒸着法またはCVDによって形成されてもよい。

【0018】図6～12は、この実施の形態のハードマスクを用いるデュアル・ダマシ・プロセスにおける工程を説明する。レジスト層21をハードマスクの上に付着し、金属配線のパターンをそこに現像する。Cl<sub>2</sub>またはCl<sub>2</sub>/BCl<sub>3</sub>化学物質（chemistry）を用いて層20に開口部22をエッチングすることにより、配線レベル・パターンをマスクへ転写する（図6）。次に、当業者に周知の方法を用いて、レジスト層21をストリップし、レジスト残留物を除去する。次に、第二のレジスト層23をマスクの上に付着し、パイア開口部24のパターンをそこに現像する（図7）。酸化層13と比較して、層20は小平面の形成がはるかに少なく、導入されるトポグラフィがはるかに少ない（図3と図7を対比されたい）。

【0019】一続きのエッチング工程において、デュアル・ダマシ・パターンを残留ハードマスクへ最初に転写し、次にILDへ転写する。層11および12をフルオロカーボンベース化学物質を用いてエッチングする。次に、O<sub>2</sub>、O<sub>3</sub>、SO<sub>2</sub>、SO<sub>3</sub>、N<sub>2</sub>、NH<sub>3</sub>、N<sub>2</sub>H<sub>2</sub>、N<sub>2</sub>H<sub>4</sub>、H<sub>2</sub>、CO<sub>2</sub>、CO、CF<sub>4</sub>、CHF<sub>3</sub>、CH<sub>2</sub>F<sub>2</sub>またはCH<sub>3</sub>Fのうちの1またはそれ以上を含む化学物質を用いて、ILD層10を部分的にエッチングする。このエッチングの際レジスト層23もまた除去する（図8）。次に、追加のフルオロカーボンベース・エッチングを、マスクとして層20を用いて実行し、金属配線パターンに従ってハードマスクの層11および12に開口部を形成する（開口部22）。さらなるエッチング工程は、先の部分的パイア・エッチングと同種の化学物質を用いて、配線レベル・パターンをILDに転写し、パイアの形成を完成させる（開口部24）。図9に示されるように、金属配線パターンを基板の上部に転写し、パイア・パターンを基板の下部に転写する。このエッチング工程は、バリア層1で停止し、バリア層1は典型的にはSiNまたはSiCで形成される。次に、フルオロカーボンベース・エッチングを用いてバリア層に開口部を形成し、その結果パイアのメタライゼーションが下のレベル100にコンタクトすることとなる。パイアの底部における開口部24の幅は、わずかに約100nmとすることができる。

【0020】メタライゼーション・プロセスは、好ましくはライナ25の付着と、それに続くパイア内、金属配線パターン内、そしてハードマスク上への金属26の付着とを含む（図10）。次に、CMPプロセスを用いて

過剰な金属を研磨除去する。ライナ25のハードマスク層20の上にある部分も、一般的には、同一のCMPプロセスで除去する。特に、ライナ25がWであり金属26がCuである場合には、標準CMPプロセスは両者の間で選択的ではないであろう。このような場合、層20が研磨停止層として機能することが必要である(図11)。Cu用の典型的なCMPプロセスは、Wによって停止することはないが、Ti、Ta、TiN、またはTa<sub>2</sub>Nによって停止することとなる。したがって、この実施の形態で説明するTa<sub>2</sub>Nの層は、有効な研磨停止層を提供する。次に、層20を個別の研磨プロセスで除去する。この時点において、層12も除去して、ハードマスク構造のうちの低K層11だけが残留することが望ましい(図12)。

【0021】この実施の形態のハードマスク構造は、図1のハードマスク構造と比べて限界寸法(金属配線の幅と間隔)制御の大きい改善をもたらす。加えて、本実施の形態のハードマスクは、有効な研磨停止層を提供し、より信頼性の高いCMP金属除去プロセスの展開を可能にする。

【0022】第二の実施の形態：2層ハードマスク  
本実施の形態のハードマスクの構造を図13に示す。図5～12と図13～20との間で重複する参照符号は同一の構造を示す。第一の実施の形態におけるのと同様に、薄い犠牲ハードマスク層20がハードマスクの最上(上部)層を構成する。層20の材料は、高融点金属(例えばTa、Ti、W)、高融点金属ナイトライド(例えばTa<sub>2</sub>N、TiN、WN)、高融点金属合金(例えばTaSiN、TiSiN、WSiN、TiW)、導電性Siベース材料(ドーブトSiまたはドーブト・アモルファスSiのような)、あるいは所定の他の金属(例えばCu、Al、Ag)とすることができる。好ましい材料はTa<sub>2</sub>Nであり、約150Åの厚さを有する。下側の層31は、第一の実施の形態の層11におけるのと同様にSiCOHまたは同種の材料のような低K誘電体であり、約500Åの厚さを有する。

【0023】本実施の形態においては、(ナイトライド層12のような)中間ハードマスク層を排除する(図5と13を対比されたい)。これは、(i)低K層31を処理してこれをプロセスのダメージ(例えば、レジスト・ストリップ・プロセスの際の酸化によるダメージ)に強くする工程、および/または(ii)層31の露出した表面を酸化させないレジスト・ストリップ・プロセスを用いる工程によって成される。

【0024】層31を、CVDまたはプラズマCVDを用いてILD層10の上に付着してもよい。この実施の形態においては、500Åの厚さのSiCOHをプラズマCVDによって付着する。次に、層31の表面を、層31の上部表面領域31cにおいてナイトライドを形成させるプラズマ(例えば、NH<sub>3</sub>またはナイトライドベ

ース・プラズマ)にさらす。代わりに、層31の表面を、表面領域31cにおいて層を高密度化するプラズマ処理にさらしてもよく、あるいは層31を、領域31cにおいて材料の密度が増加するという条件のもとで付着してもよい。上部表面領域31cは、約100Åの厚さを有する。

【0025】他の方法においては、後段で詳述するような層31の表面を酸化させないレジスト・ストリップ・プロセスを用いることにより、低K層31のプラズマ処理または高密度化の必要性を回避できる。

【0026】続いて、上部ハードマスク層20を層31の上に付着する。この実施の形態においては、150Åの厚さのTa<sub>2</sub>Nを物理蒸着法(PVD)によって付着する。上述したように、層20の付着プロセスが層31の性質を改質させず、層20の研磨速度が導電配線のために用いられる金属に比べて遅いという条件で、層20を、金属、半導体または誘電体とすることができる。

【0027】図14～20は、本実施の形態の2層ハードマスクを用いるデュアル・ダマシンプロセスにおける工程を説明する図である。レジスト層21をハードマスクの上に付着する。次に、Cl<sub>2</sub>またはCl<sub>2</sub>/BCl<sub>3</sub>化学物質を用いてハードマスク層20をパターニングして金属配線のパターンに従って開口部22を生じさせる配線レベル・パターニングを実行する(図14)。

【0028】続いて、非酸化プラズマ・プロセス、還元プラズマ・プロセス、またはゆるい酸化プラズマ・プロセスを用いて、レジスト層21をストリップする。このプロセスは、好ましくは還元剤を用いるプラズマ・プロセスであり、最も好ましくは、層31の露出表面の酸化を防止するNH<sub>3</sub>/H<sub>2</sub>またはN<sub>2</sub>/H<sub>2</sub>プラズマ・プロセスである。代わりに、アセトンベース酸性(aceton e-based acidic)レジスト・ストリップのような選択的溶媒ベース・レジスト・ストリップ・プロセスを用いてもよい。

【0029】次に、レジスト層23を付着し、バイア開口部24のパターンをそこに現像するバイアレベル・パターニングを実行する(図15)。第一の実施の形態におけるのと同様に、配線レベル・パターンとバイアレベル・パターンとをハードマスク層31およびILD層10へ転写する。バイア・パターンをSiCOH層31へエッチングする。次に、バイア・パターンをILD層10へ転写する部分的バイア・エッチングを実行する(図16)。レジスト層23もこの部分的バイア・エッチング工程の際に除去する。次に、マスクとして層20を用いて追加のエッチングを実行し、金属配線パターンに従って層31に開口部を形成する(こうして、マスク層31内に開口部22を作成する)。図17に示されるように、先の部分的バイア・エッチングと同種の化学物質を用いるさらなるエッチング工程は、配線レベル・パターンをILDの上部へ転写し、ILDの下部を突き抜ける

パイアの形成を完成する（開口部 24）。

【0030】次に、メタライゼーション・プロセス（好ましくは、ライナ 25 および金属 26 の付着を含む）を実行し、図 18 に示される構造を得る。次に、第一の実施の形態におけるのと同様に研磨停止層として機能する層 20 を用いる CMP プロセスを使用して、過剰な金属と露出したライナとを研磨除去する。過剰な金属を研磨した後（図 19）、層 20 を個別の研磨プロセスで除去して図 20 に示される構造を得る。CMP によって層 31 の表面領域 31c もまた除去することが望ましい。

【0031】この実施の形態において、（層 31 から構成される）全残留ハードマスクが、ILD 層 10 に加えて低 K 材料であるということに注目されたい。

【0032】本実施の形態のハードマスクは、第一の実施の形態の利点を全て提供し、これに加えて、従来のハードマスク構造から 1 つの層を除くことにより、プロセスの複雑度の低減とプロセス時間の短縮化とを可能にする。

【0033】特定の実施の形態の点から本発明を説明したが、多くの選択、変更および変形が当業者に対して明らかであることは、上述の説明にかんがみて明白である。したがって、本発明および特許請求の範囲の趣旨および範囲に含まれるこのような全ての選択、変更および変形を包含することを本発明は意図している。

【0034】まとめとして、本発明の構成に関して以下の事項を開示する。

（1）金属パターンを基板に形成する方法であって、前記基板上に約 4.5 より低い誘電率を有する下部ハードマスク層を付着する工程と、前記下部ハードマスク層の上に中間ハードマスク層を付着する工程と、前記中間ハードマスク層の上に約 200 Å より薄い厚さを有する上部ハードマスク層を付着する工程と、第一のパターンに従って前記上部ハードマスク層に第一の開口部を形成し、それによって前記中間ハードマスク層の一部を露出させる工程と、第二のパターンに従って前記中間ハードマスク層の前記露出部分に第二の開口部を形成し、対応する開口部を前記下部ハードマスク層に形成し、それによって前記基板の一部を露出させる工程と、前記基板に開口部を形成する工程と、前記基板の開口部に金属を付着する工程と、前記上部ハードマスク層を除去する工程とを含む方法。

（2）前記上部ハードマスク層は、高融点金属、高融点金属ナイトライド、高融点金属合金、ドーブトアモルファスシリコンおよびドーブトシリコンより構成されるグループから選択された材料より成る上記（1）に記載の方法。

（3）前記中間ハードマスク層は、 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{SiON}$  および  $\text{SiOF}$  より構成されるグループから選択された材料より成る上記（1）に記載の方法。

（4）前記下部ハードマスク層は、 $\text{SiC:H}$ 、 $\text{SiC}$

$\text{OH}$ 、 $\text{SiCNH}$ 、カーボンドーブトオキシド、オルガノシリケートガラス、シリコンオキシカーバイド、アモルファス水素化シリコンカーバイドおよびアモルファス水素化シリコンカーバイド／ナイトライドより構成されるグループから選択された材料より成る上記（1）に記載の方法。

（5）前記金属を付着する工程は、前記上部ハードマスク層の上に過剰な金属を付着する工程をさらに含み、前記上部ハードマスク層の研磨速度を前記金属の研磨速度より遅くして、化学機械研磨（CMP）プロセスで前記金属を研磨することによって前記過剰な金属を除去する工程をさらに含む上記（1）に記載の方法。

（6）前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、前記中間ハードマスク層は前記レジスト層の除去の際の酸化から前記下部ハードマスク層を保護する上記（1）に記載の方法。

（7）約 4 より低い誘電率を有する基板に金属パターンを形成する方法であって、前記基板の上に約 4.5 より低い誘電率を有する下部ハードマスク層を付着する工程と、前記下部ハードマスク層の上部表面に隣接する下部ハードマスク層の領域に保護層を形成する工程と、前記下部ハードマスク層の上に約 200 Å より薄い厚さを有する上部ハードマスク層を付着する工程と、第一のパターンに従って前記上部ハードマスク層に第一の開口部を形成し、それによって前記下部ハードマスク層の一部を露出させる工程と、第二のパターンに従って前記下部ハードマスク層の前記露出部分に第二の開口部を形成し、それによって前記基板の一部を露出させる工程と、前記基板上に開口部を形成する工程と、前記基板の開口部に金属を付着する工程と、前記上部ハードマスク層を除去する工程とを含む方法。

（8）前記上部ハードマスク層の材料は、高融点金属、高融点金属ナイトライド、高融点金属合金、ドーブトアモルファスシリコンおよびドーブトシリコンより構成されるグループから選択される上記（7）に記載の方法。

（9）前記下部ハードマスク層は、 $\text{SiC:H}$ 、 $\text{SiCOH}$ 、 $\text{SiCNH}$ 、カーボンドーブトオキシド、オルガノシリケートガラス、シリコンオキシカーバイド、アモルファス水素化シリコンカーバイドおよびアモルファス水素化シリコンカーバイド／ナイトライドより構成されるグループから選択される材料より成る上記（7）に記載の方法。

（10）前記金属を付着する工程は、前記上部ハードマスク層の上に過剰な金属を付着する工程をさらに含み、前記上部ハードマスク層の研磨速度を前記金属の研磨速度より遅くして、化学機械研磨（CMP）プロセスで前記金属を研磨することによって前記過剰な金属を除去する工程をさらに含む上記（7）に記載の方法。

(11) 前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、前記保護層を形成する工程は、前記下部ハードマスク層をプラズマにさらし、それによって前記領域に、前記レジスト層の除去の際の酸化から前記下部ハードマスク層を保護する保護ナイトライド層を形成する工程を含む上記(7)に記載の方法。

(12) 前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、前記保護層を形成する工程は、前記領域において前記下部ハードマスク層を高密度化するプラズマに前記下部ハードマスク層をさらす工程を含み、前記保護層が前記レジスト層の除去の際の酸化から前記下部ハードマスク層を保護する上記(7)に記載の方法。

(13) 前記下部ハードマスク層の上部表面に隣接する領域において前記下部ハードマスク層の材料の密度が増加するという条件のもとで前記下部ハードマスク層を付着する上記(7)に記載の方法。

(14) 前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程を含み、前記レジスト層は非酸化レジスト・ストリップ・プロセスで除去される上記(7)に記載の方法。

(15) 前記保護層は約100Åの厚さを有する上記(7)に記載の方法。

(16) 約4より低い誘電率を有する基板に金属パターンを形成する方法であって、前記基板上に約4.5より低い誘電率を有する下部ハードマスク層を付着する工程と、前記下部ハードマスク層の上に約200Åより薄い厚さを有する上部ハードマスク層を付着する工程と、第一のパターンに従って前記上部ハードマスク層に第一の開口部を形成し、それによって前記下部ハードマスク層の一部を露出させる工程と、第二のパターンに従って前記下部ハードマスク層の前記露出部分に第二の開口部を形成し、それによって前記基板の一部を露出させる工程と、前記基板に開口部を形成する工程と、前記基板の開口部に金属を付着する工程と、前記上部ハードマスク層を除去する工程とを含み、前記第一の開口部を形成する工程は、前記上部ハードマスク層の上にレジスト層を付着し、続いて前記上部ハードマスク層から前記レジスト層を除去する工程をさらに含み、前記レジスト層は非酸化レジスト・ストリップ・プロセスで除去される方法。

(17) 前記上部ハードマスク層の材料は、高融点金属、高融点金属ナイトライド、高融点金属合金、ドーブトアモルファスシリコンおよびドーブトシリコンより構成されるグループから選択される上記(16)に記載の方法。

(18) 前記下部ハードマスク層は、SiC:H、Si

COH、SiCNH、カーボンドーブトオキシド、オルガノシリケートガラス、シリコンオキシカーバイド、アモルファス水素化シリコンカーバイドおよびアモルファス水素化シリコンカーバイド/ナイトライドより構成されるグループから選択される材料より成る上記(16)に記載の方法。

(19) 前記金属を付着する工程は、前記上部ハードマスク層の上に過剰な金属を付着する工程をさらに含み、前記上部ハードマスク層の研磨速度を前記金属の研磨速度より遅くして、化学機械研磨(CMP)プロセスで前記金属を研磨することによって前記過剰な金属を除去する工程をさらに含む上記(16)に記載の方法。

(20) 前記レジスト・ストリップ・プロセスは、還元剤を用いるプラズマ・プロセスである上記(16)に記載の方法。

#### 【図面の簡単な説明】

【図1】デュアル・ダマシ・プロセスにおいて用いられる典型的なハードマスク構造の概略図である。

【図2】図1のハードマスクを用いる際に直面するプロセスの問題のいくつかを説明する図である。

【図3】図1のハードマスクを用いる際に直面するプロセスの問題のいくつかを説明する図である。

【図4】図1のハードマスクを用いる際に直面するプロセスの問題のいくつかを説明する図である。

【図5】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図6】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図7】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図8】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図9】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図10】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図11】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図12】本発明の第一の実施の形態に従って、3層ハードマスクを用いるデュアル・ダマシ・プロセスを説明する図である。

【図13】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシ・プロセスを説



明する図である。

【図14】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

【図15】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

【図16】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

【図17】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

【図18】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

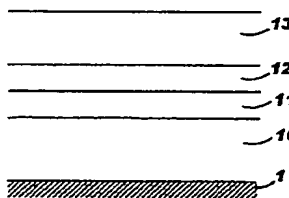
【図19】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

【図20】本発明の第二の実施の形態に従って、2層ハードマスクを用いるデュアル・ダマシン・プロセスを説明する図である。

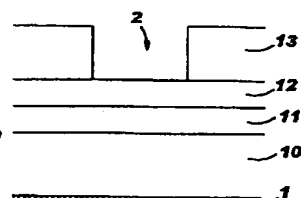
# 【符号の説明】

- 1 バリア層
- 2 露出領域
- 3 小平面
- 4 バイア開口部
- 10 ILD層
- 11 ハードマスク層
- 12 ハードマスク層
- 13 ハードマスク層
- 14 レジスト層
- 15 ライナ
- 16 金属
- 20 ハードマスク層
- 21 レジスト層
- 22 開口部
- 23 第二のレジスト層
- 24 バイア開口部
- 25 ライナ
- 26 金属
- 31 ハードマスク層
- 31 t 上部表面領域
- 100 レベル

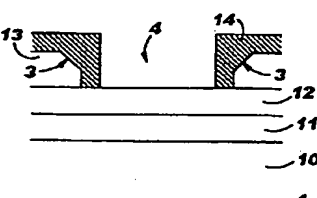
【図1】



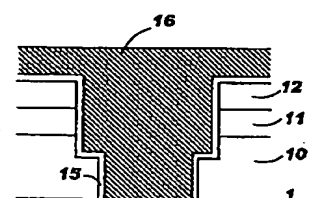
【図2】



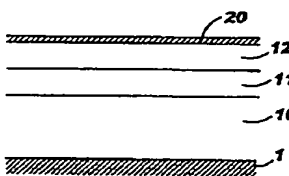
【図3】



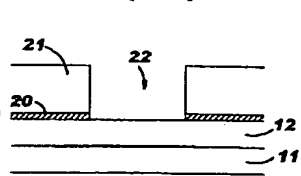
【図4】



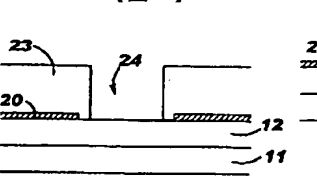
【図5】



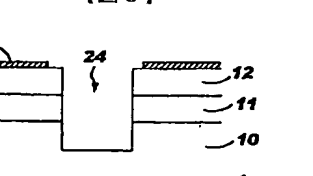
【図6】



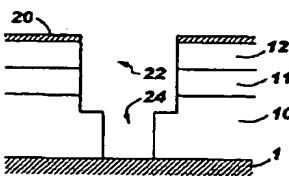
【図7】



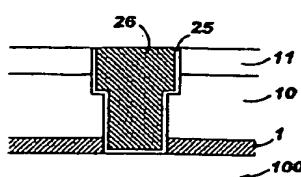
【図8】



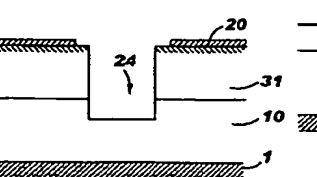
【図9】



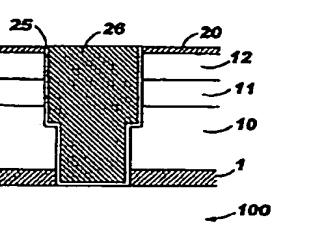
【図12】

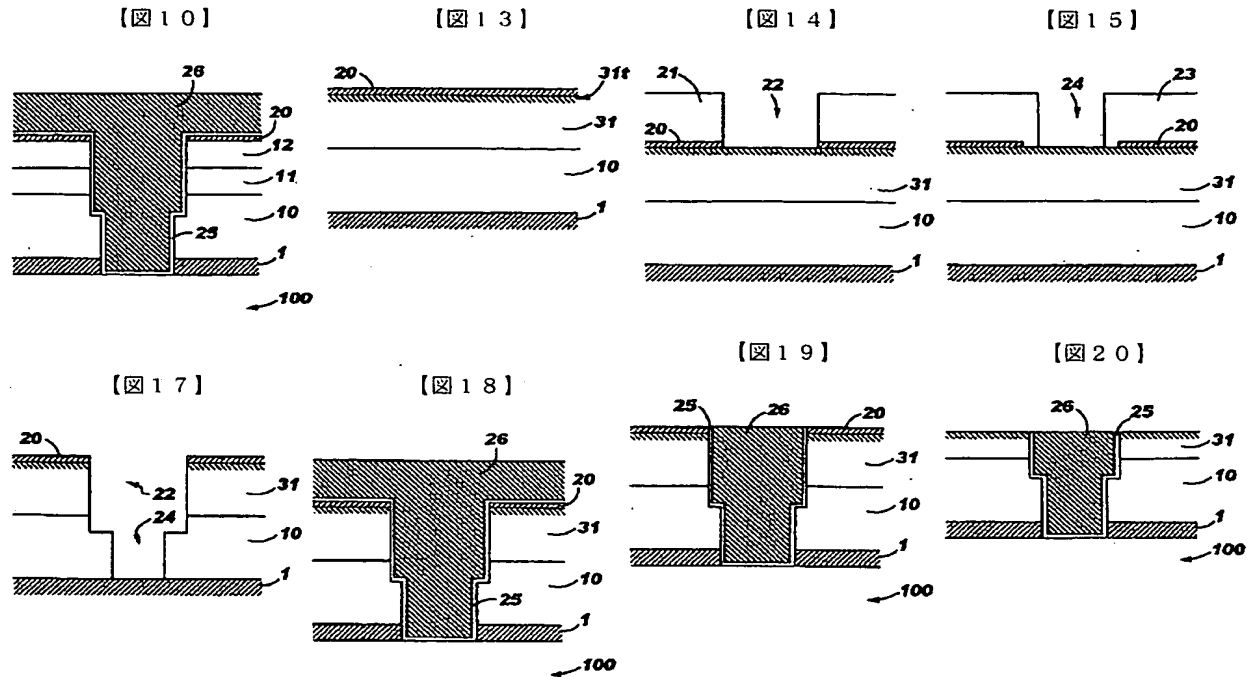


【図16】



【図11】





フロントページの続き

- (72)発明者 ティモシー・ジェイ・ダルトン  
アメリカ合衆国 06877 コネティカット  
州 リッジフィールド サラ ビショップ  
ロード 72
- (72)発明者 ミナクシサンダラン・ビー・アナンド  
アメリカ合衆国 20874 メリーランド州  
ジャーマンタウン サークル ゲイド  
ディーアール #102 19264
- (72)発明者 マイケル・ディー・アーマコスト  
アメリカ合衆国 95120 カリフォルニア  
州 サンノゼ スプリングパス レーン  
6577
- (72)発明者 シャイングーソング・チェン  
アメリカ合衆国 12563 ニューヨーク州  
バターソン コーンウォール メドウズ  
111
- (72)発明者 ステファン・エム・ゲイツ  
アメリカ合衆国 10562 ニューヨーク州  
オッシニング イニングウッド ロード  
22

- (72)発明者 ステファン・イー・グレコ  
アメリカ合衆国 12540 ニューヨーク州  
ラグランジュヴィル ハーデン ドライ  
ブ 77
- (72)発明者 サイモン・エム・カレッキ  
アメリカ合衆国 11222 ニューヨーク州  
ブルックリン エイビーティー3エル  
モニター ストリート 152
- (72)発明者 サチャナラヤーナ・ブイ・ニッタ  
アメリカ合衆国 12570 ニューヨーク州  
ボウクエイグ ルーズベルト ドライブ  
118

Fターム(参考) 5F033 HH11 HH18 HH19 HH21 HH32  
HH33 JJ11 JJ18 JJ19 JJ21  
JJ32 JJ33 MM02 MM12 MM13  
NN06 NN07 PP06 QQ09 QQ11  
QQ12 QQ27 QQ28 QQ29 QQ30  
QQ48 QQ49 QQ90 RR01 RR04  
RR06 RR21 RR25 SS11 SS21  
TT01 XX24